



REC'D 10 SEP 2004

WIPO

PCT

**Prioritätsbescheinigung über die Einreichung
einer Patentanmeldung**

Aktenzeichen: 103 35 080.2

Anmeldetag: 31. Juli 2003

Anmelder/Inhaber: Osram Opto Semiconductors GmbH,
93049 Regensburg/DE

Bezeichnung: Verfahren zur Herstellung einer Vielzahl von
optoelektronischen Halbleiterchips und opto-
elektronischer Halbleiterchip

IPC: H 01 L 33/00

**Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ur-
sprünglichen Unterlagen dieser Patentanmeldung.**

München, den 31. August 2004
Deutsches Patent- und Markenamt
Der Präsident
Im Auftrag

**PRIORITY
DOCUMENT**
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH RULE 17.1(a) OR (b)

Stark

Beschreibung

Verfahren zur Herstellung einer Vielzahl von optoelektronischen Halbleiterchips und optoelektronischer Halbleiterchip

5

Die Erfindung betrifft ein Verfahren zur Herstellung einer Vielzahl optoelektronischer Halbleiterchips, die jeweils eine Vielzahl von Strukturelementen mit jeweils mindestens einer Halbleiterschicht aufweisen. Halbleiterschichten der Strukturelemente werden dabei mittels selektiver Epitaxie aufgewachsen. Zudem betrifft die Erfindung einen nach diesem Verfahren hergestellten optoelektronischen Halbleiterchip.

10

Ein derartiger optoelektronischer Halbleiterchip sowie ein entsprechendes Verfahren zu dessen Herstellung ist beispielsweise in der DE 199 11 717 A1 beschrieben. Dieser weist eine Vielzahl von Strahlungsauskoppelementen auf, die z. B. eine epitaktisch gewachsene Halbleiterschichtfolge mit einer elektromagnetische Strahlung erzeugenden aktiven Schicht umfassen. Dadurch weist dieses Bauelement eine verbesserte Strahlungsauskopplung auf.

15

20

Jedes der Strahlungsauskoppelemente weist auf einer Deckfläche einen Ringkontakt auf, wobei die Ringkontakte untereinander durch elektrisch leitende Stege verbunden sind. Dies ist eine relativ aufwendige Art, die Strahlungsauskoppelemente elektrisch leitend zu kontaktieren, und erfordert, dass diese eine gewisse Mindestgröße aufweisen.

Der vorliegenden Erfindung liegt die Aufgabe zugrunde, ein verbessertes Verfahren zur Herstellung von optoelektronischen Halbleiterchips der eingangs genannten Art bereitzustellen. Eine weitere Aufgabe der vorliegenden Erfindung ist das Bereitstellen eines nach einem derartigen Verfahren hergestellten Halbleiterchips, der gegenüber herkömmlichen Halbleiterchips verbesserte Eigenschaften aufweist.

30

35

Diese Aufgaben werden durch ein Herstellungsverfahren mit den Merkmalen von Anspruch 1 bzw. durch ein optoelektronisches Bauelement mit den Merkmalen von Anspruch 14 gelöst. Vorteil-
hafte Weiterbildungen des Verfahrens sind Gegenstand der An-
sprüche 2 bis 13.

Erfindungsgemäß beinhaltet das Verfahren zur Herstellung ei-
ner Vielzahl von optoelektronischen Halbleiterchips der ein-
gangs genannten Art zumindest die folgenden Verfahrensschrit-
te:

10 Bereitstellen einer Chipverbund-Basis, die ein Substrat sowie
eine Aufwachsfläche aufweist;
Ausbilden einer Maskenmaterialschiht auf der Aufwachsfläche,
mit einer Vielzahl von Fenstern, von denen die mei-
15 sten eine mittlere Ausdehnung von kleiner als oder gleich
1 μm aufweisen, wobei ein Maskenmaterial derart gewählt ist,
dass sich ein in einem späteren Verfahrensschritt aufzuwach-
sendes Halbleitermaterial der Halbleiterschicht auf diesem im
Wesentlichen nicht oder im Vergleich zur Aufwachsfläche
20 wesentlich schlechter aufwachsen lässt;
im Wesentlichen gleichzeitiges Aufwachsen von Halbleiter-
schichten auf innerhalb der Fenster liegenden Bereichen der
Aufwachsfläche; und
Vereinzeln der Chipverbund-Basis mit aufgebrachtem Material
5 zu Halbleiterchips.

Unter Ausbreitung ist in diesem Zusammenhang die Länge eines
auf eine Gerade projizierten Fensters zu verstehen, wobei die
Gerade in einer Haupterstreckungsebene der Maskenmaterial-
30 schicht verläuft. Die mittlere Ausbreitung ist demnach die
über alle Richtungen gemittelte Ausbreitung eines Fensters.

Mit kleineren Fenstern in der Maskenmaterialschiht lassen
sich kleinere Strukturelemente in einer größeren Flächendich-
35 te erzeugen. Dies kann zu verbesserten Eigenschaften des Bau-
elementes führen, wie etwa verbesserter Auskopplung von in
dem Bauelement erzeugter elektromagnetischer Strahlung.

Bevorzugt weist die Chipverbund-Basis zumindest eine epitaktisch auf das Substrat aufgewachsene Halbleiterschicht auf. Die Aufwachsoberfläche ist dabei eine Oberfläche auf der dem Substrat abgewandten Seite der epitaktisch gewachsenen Halbleiterschicht.

Die Chipverbund-Basis weist in einer vorteilhaften Ausführungform des Verfahrens eine epitaktisch auf das Substrat aufgewachsene Halbleiterschichtfolge auf, die eine elektromagnetische Strahlung emittierende aktive Zone umfasst. Entsprechend ist die Aufwachsoberfläche eine Oberfläche auf der dem Substrat abgewandten Seite der Halbleiterschichtenfolge. Die nachfolgend auf die Aufwachsoberfläche aufgebrachten Halbleiterschichten der Strukturelemente bilden eine Strukturierung, die beispielsweise den Zweck einer verbesserten Auskopplung der in der Chipverbund-Basis erzeugten elektromagnetischen Strahlung erfüllt.

Alternativ oder zusätzlich weisen die Strukturelemente jeweils eine epitaktisch gewachsene Halbleiterschichtfolge mit einer aktiven Zone auf, die elektromagnetische Strahlung emittiert.

Bevorzugte Materialien für die Maskenmaterialschiicht weisen SiO_2 , Si_xN_y oder Al_2O_3 auf.

Nach dem Aufwachsen der Halbleiterschichten der Strukturelemente wird auf diese bevorzugt eine Schicht aus elektrisch leitendem Kontaktmaterial aufgebracht, das für eine von der aktiven Zone emittierte elektromagnetische Strahlung durchlässig ist, so dass Halbleiterschichten mehrerer Strukturelemente durch das Kontaktmaterial elektrisch leitend miteinander verbunden werden. Dadurch lassen sich auf einfache Weise elektrische Kontaktstrukturen bilden, durch die zudem ein geringer Anteil an in dem Bauelement erzeugter elektromagnetischer Strahlung absorbiert wird.

In einer Ausführungsform des Verfahrens wird die Maskenmaterialschicht nach dem Aufwachsen der Halbleiterschichten zweckmäßigerweise zumindest teilweise entfernt.

5

In einer weiteren Ausführungsform des Verfahrens wird nach dem Aufwachsen der Halbleiterschichtenfolgen mit Vorteil alternativ oder zusätzlich zum Entfernen von Maskenmaterial eine Planarisierungsschicht über der Aufwachsfläche aufgebracht. Diese kann insbesondere dann zu einer verbesserten Lichtauskopplung führen, wenn für sie ein Material gewählt wird, dessen Brechungsindex kleiner ist als derjenige von angrenzenden Halbleiterschichten.

10

Die Planarisierungsschicht weist bevorzugt ein Material auf, das dielektrische Eigenschaften hat.

15

Beim Aufwachsen der Halbleiterschichten der Strukturelemente werden die Aufwachsbedingungen bevorzugt derart eingestellt und alternativ oder zusätzlich während des Aufwachsens variiert, dass die Halbleiterschichten mit einer für die Auskopplung von elektromagnetischer Strahlung vorteilhaften Form, beispielsweise einer zumindest näherungsweise linsenartigen Form gebildet werden.

20

25

Das Aufwachsen der Maskenmaterialschicht und der Halbleiterschichten erfolgt besonders bevorzugt mittels Metallorganischer Gasphasenepitaxie (MOVPE).

Der optoelektronische Halbleiterchip zeichnet sich dadurch aus, dass er nach dem erfindungsgemäßen Verfahren oder einer Ausführungsform von diesem hergestellt ist.

30

Weitere Vorteile, bevorzugte Ausführungsformen und Weiterbildungen des Verfahrens bzw. des optoelektronischen Halbleiterchips ergeben sich aus den im folgenden in Verbindung mit den

35

Figuren 1a bis 3 erläuterten Ausführungsbeispielen. Es zeigen:

Figuren 1a bis 1d eine schematische Draufsicht auf einen
5 Ausschnitt einer Aufwachsfläche während verschiedenen
Stadien eines Ausführungsbeispiels des Verfahrens,

Figur 2 eine schematische Schnittansicht eines Ausschnittes
eines ersten Ausführungsbeispiels des optoelektronischen
10 Bauelements und

Figur 3 eine schematische Schnittansicht eines Ausschnittes
eines zweiten Ausführungsbeispiels des optoelektronischen
Bauelements.

15 In den Ausführungsbeispielen und Figuren sind gleiche oder
gleichwirkende Bestandteile jeweils mit den gleichen Bezugs-
zeichen versehen. Die dargestellten Bestandteile sowie die
Größenverhältnisse der Bestandteile untereinander sind nicht
20 als maßstabsgerecht anzusehen. Vielmehr sind einige Details
der Figuren zum besseren Verständnis übertrieben groß darge-
stellt.

25 In den Figuren 1a bis 1d ist in chronologischer Abfolge je-
weils ein Ausschnitt einer Aufwachsfläche 3 während des
Aufwachsens einer Maskenmaterialschiht 11 aus einem Masken-
material 1 gezeigt. Dabei wird die Maskenmaterialschiht 11
in situ in einer nicht geschlossenen Schicht derart aufge-
wachsen, dass eine Vielzahl statistisch verteilter Fenster
30 entsteht. „In situ“ bedeutet, dass das Aufwachsen in dem sel-
ben Epitaxiereaktor erfolgt wie das Aufwachsen von Halblei-
terschichten des Bauelementes. Alternativ kann auch eine ge-
schlossenen Maskenmaterialschiht aufgewachsen werden, in der
nachfolgend mittels Fotolithographie und Ätzen Fenster gebil-
35 det werden.

Die Aufwachsfläche 3 kann beispielsweise eine Fläche eines Substrates aus n-GaAs sein, das Maskenmaterial 1 besteht z.B. aus Si_xN_y .

5 Das Wachstum des Maskenmaterials 1 beginnt an vereinzelten Punkten der Aufwachsfläche 3, an denen sich Kristallite aus Maskenmaterial 1 bilden. Die Kristallite aus Maskenmaterial 1 wachsen im weiteren Verlauf lateral zusammen (siehe Figuren 1b bis 1d), wobei die Wachstumsbedingungen beispielsweise derart eingestellt werden können, dass zweidimensiona-
10 les Wachstum überwiegt, d.h., dass die Kristallite aus Maskenmaterial 1 überwiegend in einer Ebene parallel zur Aufwachsfläche wachsen und nur in geringerem Maße senkrecht dazu. Alternativ kann durch entsprechendes Einstellen der
15 Wachstumsbedingungen auch überwiegend dreidimensionales Wachstum der Kristallite erreicht werden, d.h. ein Wachstum, bei dem die Wachstumsrate in allen möglichen Wachstumsrichtungen ähnlich groß bzw. von einer gleichen Größenordnung ist.

20 Unter Wachstumsbedingungen sind dabei von außen einstellbare, kontrollierbare bzw. änderbare Parameter wie z.B. Druck, Temperatur, Materialfluß und Wachstumsdauer im Epitaxireaktor zu verstehen. Die genauen Werte für derartige Parameter zur
25 Erzielung einer bestimmten Aufwachs-Charakteristik können stark variieren und hängen beispielsweise von der Aufteilung und den geometrischen Abmessungen des Epitaxireaktors oder von dem aufzuwachsenden Material ab.

30 Mit dem Einstellen der Wachstumsbedingungen lassen sich beim Aufwachsen der Maskenmaterialschicht nicht nur die Form oder die Größe der Fenster variieren, sondern es lässt sich beispielsweise auch mit Vorteil die Flächendichte einstellen, mit der die Fenster auf der Aufwachsfläche erzeugt werden.
35

Die Herstellung einer nicht geschlossenen Si_xN_y -Schicht erfolgt beispielsweise in einem MOVPE-Reaktor durch Zuschalten von SiH_4 und NH_3 bei geeigneter Reaktortemperatur, die typischerweise in einem Bereich zwischen 500 und 1100°C liegen
5 kann. Die Reaktortemperatur kann aber auch oberhalb oder unterhalb dieses Bereichs liegen. Solche Verfahren sind etwa in Hageman, P. R. et al, phys. stat. sol. (a) 188, No. 2 (2001), 659-662 beschrieben, dessen Inhalt insofern hiermit durch Rückbezug aufgenommen wird. Alternativ kann als Si-Quelle
10 auch Tetraethyl-Silizium ($\text{Si}(\text{C}_2\text{H}_5)_4$) oder eine ähnliche Si-haltige Verbindung, die sich für die Epitaxie eignet, verwendet werden.

Bei dem in Figur 1d gezeigten Stadium des Aufwachsens ist die
15 Maskenmaterialschiicht 11 fertig ausgebildet. Sie weist eine Vielzahl statistisch verteilter Fenster 2 mit variierenden Formen und Öffnungsflächen auf. Die Abscheidebedingungen werden so gewählt, dass die meisten der Fenster eine mittlere Ausdehnung von kleiner als 1 μm aufweisen. Durch eine kleine
20 Ausdehnung der Fenster können mehr und kleinere Strukturelemente erzeugt und z.B. eine verbesserte Strahlungsauskopplung aus den Bauelementstrukturen erreicht werden.

Auf innerhalb dieser Fenster 2 liegenden Bereichen der Aufwachssoberfläche 3 werden nachfolgend beispielsweise Halbleiterschichtfolgen 8 selektiv abgeschieden (siehe Figur 2 oder 3). Diese können etwa auf Phosphid-Verbindungshalbleitern basierend sein und vorzugsweise Materialien $\text{In}_n\text{Ga}_m\text{Al}_{1-n-m}\text{P}$ aufweisen, wobei $0 \leq n \leq 1$, $0 \leq m \leq 1$ und $n+m \leq 1$. Dabei können
30 diese Materialien ein oder mehrere Dotierstoffe sowie zusätzliche Bestandteile aufweisen, die die physikalischen Eigenschaften des Materials im Wesentlichen nicht ändern.

Eine Halbleiterschichtfolge 8 bildet ein Strukturelement 12.
35 Im Sinne der Erfindung ist es dabei auch möglich, dass Halbleiterschichten mehrerer Strukturelemente überlappen bzw. dass mehrere Strukturelemente zumindest eine gemeinsame Halb-

leiterschicht aufweisen. Dies ist beispielsweise der Fall, wenn Halbleiterschichtenfolgen 8 so weit lateral über die Maskenmaterialschi-
5 chicht wachsen, dass Halbleiterschichten benachbarter Strukturelemente 12 teilweise oder ganz zusammenwachsen. In derartigen Fällen verläuft eine Grenze zwischen zwei benachbarten Strukturelementen entlang einer Linie, entlang der auf der Maskenmaterialschi-
10 chicht befindliches Halbleitermaterial eine minimale Dicke aufweist.

10 In Figur 2 weist die das Strukturelement 12 bildende Halbleiterschichtfolge 8 eine aktive Zone auf, die bei Beaufschlagung mit Strom elektromagnetische Strahlung emittiert. Ein Strukturelement 12 kann jedoch auch keine aktive Zone aufweisen und z.B. aus nur einer Halbleiterschicht gebildet sein,
15 die eine linsenartige Form aufweist.

Die aktive Zone kann einen herkömmlichen pn-Übergang aufweisen, beispielsweise für eine Lumineszenzdiode. Solche Strukturen sind dem Fachmann bekannt und werden von daher an dieser Stelle nicht näher erläutert.
20

Dadurch, dass die Fenster unterschiedlich große Öffnungsflächen aufweisen, ergeben sich für die darin abgeschiedenen Schichten der Halbleiterschichtfolgen 8 unterschiedliche Materialzusammensetzungen. Bei elektromagnetische Strahlung emittierenden Strukturen ergeben sich somit unterschiedliche Emissionsspektren, so dass sich mit derartigen strahlungse-
25 mittierenden Bauelementen insgesamt ein breiteres Emissionsspektrum erreichen lässt als mit herkömmlichen Bauelementen.

30 In Figur 2 ist eine schematische Schnittansicht eines Ausschnittes eines mit dem Verfahren hergestellten optoelektronischen Bauelementes gezeigt. Die Chipverbund-Basis 5 umfasst ein Substrat 4 sowie eine auf diesem Substrat epitaktisch aufgewachsene Halbleiterschicht oder Halbleiterschichtfolge
35 6, deren von dem Substrat 4 abgewandte Seite die Aufwachssoberfläche 3 bildet. Auf der Aufwachssoberfläche 3 ist

eine Maskenmaterialschiicht 11 aufgewachsen, die in dem gezeigten Ausschnitt des Bauelementes ein Fenster aufweist, in das eine Halbleiterschichtfolge 8 selektiv abgeschieden ist.

- 5 Die maximale Dicke der Maskenmaterialschiicht 11 kann z.B. nur einige nm betragen und ist geringer als die Höhe der Halbleiterschichtfolge 8. Dadurch werden Halbleiterschichten der Halbleiterschichtfolge 8 ab einer Höhe, die größer ist als die Dicke der sie umgebenden Maskenmaterialschiicht 11, durch
10 laterales Wachstum auch teilweise über der Maskenmaterialschiicht 11 aufgewachsen.

- Die Aufwachsbedingungen zum Aufwachsen der Halbleiterschichtfolge 8 werden z.B. derart gewählt oder während des Aufwach-
15 sens variiert, dass die Halbleiterschichtfolge 8 mit einer linsenartigen Form gebildet werden. Alternativ kann diese Form auch kegelstumpffartig oder polyederartig sein.

- Der Begriff Aufwachsbedingungen ist in diesem Zusammenhang
20 ähnlich zu verstehen wie beim vorhergehend erläuterten Aufwachsen von Maskenmaterial 1. Dabei hängt es neben der Art des aufzuwachsenden Halbleitermaterials und der Art der Epitaxieanlage auch stark von der Art des Maskenmaterials 1 ab, wie genau sich das Einstellen bestimmter Werte für Parameter
5 wie Druck, Temperatur, Materialfluß und Wachstumsdauer auf das Wachstum von Halbleitermaterialien auswirkt.

- Bei dem in Figur 2 dargestellten Ausführungsbeispiel überdeckt die zuletzt aufgewachsene Halbleiterschicht alle übrigen Halbleiterschichten der Halbleiterschichtenfolge 8. Dies
30 ermöglicht es, eine Schicht aus elektrisch leitfähigem Kontaktmaterial 7 beispielsweise flächig über der gesamten Aufwachsfläche 3 bzw. auf der Halbleiterschichtfolge 8 und dem Maskenmaterial 1 aufzubringen, ohne dass verschiedene
35 Halbleiterschichten der Halbleiterschichtfolge 8 elektrisch kurzgeschlossen werden. Als Kontaktmaterial 7 eignet sich beispielsweise Indiumzinnoxid (ITO) oder auch eine wenige

Atomlagen dicke Metallschicht, beispielsweise aus Platin, die durch ihre geringe Dicke für eine von der aktiven Zone der Halbleiterschichtfolge 8 emittierte Strahlung durchlässig ist.

5

Ein Kontaktmaterial mit ITO kann zusätzlich eine derartige dünne Metallschicht aufweisen, die vor dem ITO abgeschieden wird. Dadurch kann die elektrische Leitfähigkeit des Kontaktes zwischen Kontaktmaterial 7 und Halbleiterschichtfolge 8 verbessert werden.

10

Damit sich zwischen dem Kontaktmaterial 7 und der Halbleiterschichtfolge 8 ein elektrisch leitender Kontakt ausbildet, muss das Bauelement nach Aufbringen des Kontaktmaterials 7 in der Regel bei einer geeigneten Temperatur ausreichend lang getempert werden. Diese Maßnahmen sind dem Fachmann bekannt und werden von daher nicht näher erläutert.

15

Auf das Kontaktmaterial 7 kann vor oder nach dem Tempern ein Bondpad aufgebracht werden, über das die Halbleiterschichtfolge von einer Seite her z.B. mittels eines Bonddrahts kontaktiert werden kann (nicht gezeigt).

20

Wenn das Substrat 4 rückseitig, d.h. auf der von der Aufwachsoberfläche abgewandten Seite, mit einem Kontaktmaterial versehen und elektrisch leitend verbunden ist, dann kann man über das Bondpad und den Rückseitenkontakt direkt an die noch im Verbund befindlichen Bauelemente eine Spannung anlegen und ihre Funktionsfähigkeit testen (Direct Probing).

25

Bei dem Bauelement des in Figur 2 gezeigten Ausschnittes kann alternativ oder zusätzlich auch die auf dem Substrat 4 angeordnete Halbleiterschichtfolge 6 eine elektromagnetische Strahlung emittierende, aktive Zone aufweisen. Bei Anlegen einer Spannung an das Bauelement wird der Strom durch die Maskenmaterialschiht 11 auf einen Bereich der Fenster 2 beschränkt, so dass ein Lichterzeugungsbereich im Wesentlichen

30

35

auf einen Teil der aktiven Zone der Halbleiterschichtfolge 6 beschränkt ist, der unterhalb eines Fensters 2 liegt.

In Figur 3 ist der Ausschnitt eines zweiten Ausführungsbeispiels des Bauelements gezeigt. Im Unterschied zu dem anhand Figur 2 erläuterten Ausführungsbeispiel beinhaltet das Verfahren zur Herstellung in diesem Beispiel nach dem Aufbringen der Halbleiterschichtfolge 8 ein Entfernen der Maskenmaterialsschicht 11, was durch selektives Ätzen erfolgen kann.

Nachfolgend wird auf die Aufwachsfläche 3 und die Halbleiterschichtfolge 8 eine Planarisierungsschicht 10 aufgebracht, die z.B. aus einem Dielektrikum bestehen kann, dessen Brechungsindex kleiner ist als der von Materialien der Halbleiterschichtfolge 8.

Damit die Halbleiterschichtfolge 8 elektrisch leitend kontaktiert werden kann, wird die Planarisierungsschicht 10 im Folgenden zumindest teilweise abgedünnt oder entfernt, so dass die äußerste Schicht der Halbleiterschichtfolge 8 freigelegt wird. Auf diese wird nachfolgend analog dem anhand Figur 2 erläuterten Ausführungsbeispiel elektrisch leitendes Kontaktmaterial 7 aufgebracht und getempert.

Nachfolgend kann die Chipverbund-Basis 5 mit dem aufgebrachten Material zu einer Vielzahl optoelektronischer Halbleiterchips vereinzelt werden. Jeder dieser Halbleiterchips umfasst eine Vielzahl von Strukturelementen 12.

Der Schutzzumfang der Erfindung ist nicht durch die Beschreibung der Erfindung anhand der Ausführungsbeispiele beschränkt. Beispielsweise lassen sich die Fenster in der Maskenmaterialschicht derart klein ausbilden, dass in ihnen quasi eindimensionale Halbleiterbauelement-Strukturen aufgewachsen werden. Die Erfindung umfasst jedes neue Merkmal sowie jede Kombination von Merkmalen, was insbesondere jede Kombination von Merkmalen in den Patentansprüchen beinhaltet, auch wenn

diese Kombination nicht explizit in den Patentansprüchen angegeben ist.

Patentansprüche

1. Verfahren zur Herstellung einer Vielzahl von optoelektronischen Halbleiterchips, die jeweils eine Vielzahl von Strukturelementen mit jeweils mindestens einer Halbleiterschicht aufweisen, wobei das Verfahren zumindest die folgenden Verfahrensschritte umfasst:

- Bereitstellen einer Chipverbund-Basis, die ein Substrat sowie eine Aufwachsfläche aufweist;
- Ausbilden einer Maskenmaterialschiht auf der Aufwachsfläche, mit einer Vielzahl von Fenstern, von denen die meisten eine mittlere Ausdehnung von kleiner als oder gleich $1\text{ }\mu\text{m}$ aufweisen, wobei ein Maskenmaterial derart gewählt wird, dass sich ein in einem späteren Verfahrensschritt aufzuwachsendes Halbleitermaterial der Halbleiterschicht auf diesem im Wesentlichen nicht oder im Vergleich zur Aufwachsfläche wesentlich schlechter aufwachsen lässt;
- im Wesentlichen gleichzeitiges Aufwachsen von Halbleiterschichten auf innerhalb der Fenster liegenden Bereichen der Aufwachsfläche; und
- Vereinzeln der Chipverbund-Basis mit aufgebrachtem Material zu Halbleiterchips.

2. Verfahren nach Anspruch 1, bei dem die Chipverbund-Basis zumindest eine epitaktisch auf das Substrat aufgewachsene Halbleiterschicht aufweist und die Aufwachsfläche eine Oberfläche auf der dem Substrat abgewandten Seite der epitaktisch gewachsenen Halbleiterschicht ist.

3. Verfahren nach einem der vorhergehenden Ansprüche, bei dem die Chipverbund-Basis eine epitaktisch auf das Substrat aufgewachsene Halbleiterschichtfolge mit einer elektromagnetischen Strahlung emittierenden aktiven Zone aufweist und die Aufwachsfläche eine Oberfläche auf der dem Substrat abgewandten Seite der Halbleiterschichtenfolge ist.

4. Verfahren nach einem der Ansprüche 1 oder 2,
bei dem die Strukturelemente jeweils eine epitaktisch gewach-
sene Halbleiterschichtfolge mit einer elektromagnetische
5 Strahlung emittierenden aktiven Zone aufweisen.
5. Verfahren nach einem der vorhergehenden Ansprüche,
bei dem das Maskenmaterial SiO_2 , Si_xN_y oder Al_2O_3 aufweist.
- 10 6. Verfahren nach einem der vorhergehenden Ansprüche, bei dem
nach dem Aufwachsen der Halbleiterschichten eine Schicht aus
elektrisch leitendem Kontaktmaterial, das für eine von der
aktiven Zone emittierte elektromagnetische Strahlung durch-
lässig ist, auf die Halbleiterschichten aufgebracht wird, so
15 dass Halbleiterschichten mehrerer Strukturelemente durch das
Kontaktmaterial elektrisch leitend miteinander verbunden wer-
den.
- 20 7. Verfahren nach einem der vorhergehenden Ansprüche, bei dem
die durchschnittliche Dicke der Maskenmaterialschi-
cht geringer ist als die summierte Dicke der Halbleiterschichten eines
Strukturelementes.
- 5 8. Verfahren nach einem der vorhergehenden Ansprüche, bei dem
die Maskenmaterialschi-
schichten zumindest teilweise entfernt wird.
- 30 9. Verfahren nach einem der vorhergehenden Ansprüche, bei dem
nach dem Aufwachsen der Halbleiterschichtenfolgen eine Plana-
risierungsschicht über der Aufwachsfläche aufgebracht
wird.
- 35 10. Verfahren nach Anspruch 9, bei dem
für die Planarisierungsschicht ein Material gewählt wird,
dessen Brechungsindex kleiner ist als der der Halbleiter-
schichten.

11. Verfahren nach Anspruch 9 oder 10, bei dem für die Planarisierungsschicht ein Material gewählt wird, das dielektrische Eigenschaften hat.

5 12. Verfahren nach einem der vorhergehenden Ansprüche, bei dem die Aufwuchsbedingungen zum Aufwachsen der Halbleiterschichten derart eingestellt und/oder während des Aufwachsens variiert werden, dass Halbleiterschichten der Strukturelemente eine linsenartige, eine kegelstumpfbartige oder eine
10 polyederartige Form bilden.

13. Verfahren nach einem der vorhergehenden Ansprüche, bei dem das Aufwachsen der Halbleiterschichten mittels Metallorganischer Gasphasenepitaxie erfolgt.

15

14. Optoelektronischer Halbleiterchip,
dadurch gekennzeichnet, dass
er nach einem Verfahren gemäß einem der vorhergehenden Ansprüche hergestellt ist.

Zusammenfassung

Die Erfindung betrifft ein Verfahren zur Herstellung einer Vielzahl von optoelektronischen Halbleiterchips, die jeweils eine Vielzahl von Strukturelementen mit jeweils mindestens einer Halbleiterschicht aufweisen. Bei dem Verfahren wird eine Chipverbund-Basis bereitgestellt, die ein Substrat sowie eine Aufwachsfläche aufweist. Auf der Aufwachsfläche wird eine Maskenmaterialschi-
10 cht ausgebildet, die eine Vielzahl von Fenstern aufweist, von denen die meisten eine mittlere Ausdehnung von kleiner als oder gleich $1\text{ }\mu\text{m}$ aufweisen. Dabei wird ein Maskenmaterial derart gewählt, dass sich ein in einem späteren Verfahrensschritt aufzuwachsendes Halbleitermaterial der Halbleiterschicht auf diesem im Wesentlichen
15 nicht oder im Vergleich zur Aufwachsfläche wesentlich schlechter aufwachsen lässt. Nachfolgend werden Halbleiterschichten im Wesentlichen gleichzeitig auf innerhalb der Fenster liegende Bereiche der Aufwachsfläche abgeschieden. Ein weiterer Verfahrensschritt ist das Vereinzeln der Chipverbund-Basis mit aufgebrachtem Material zu Halbleiterchips.
20 Die Erfindung betrifft zudem ein nach dem Verfahren hergestelltes optoelektronisches Halbleiterbauelement.

Figur 2

Fig 2

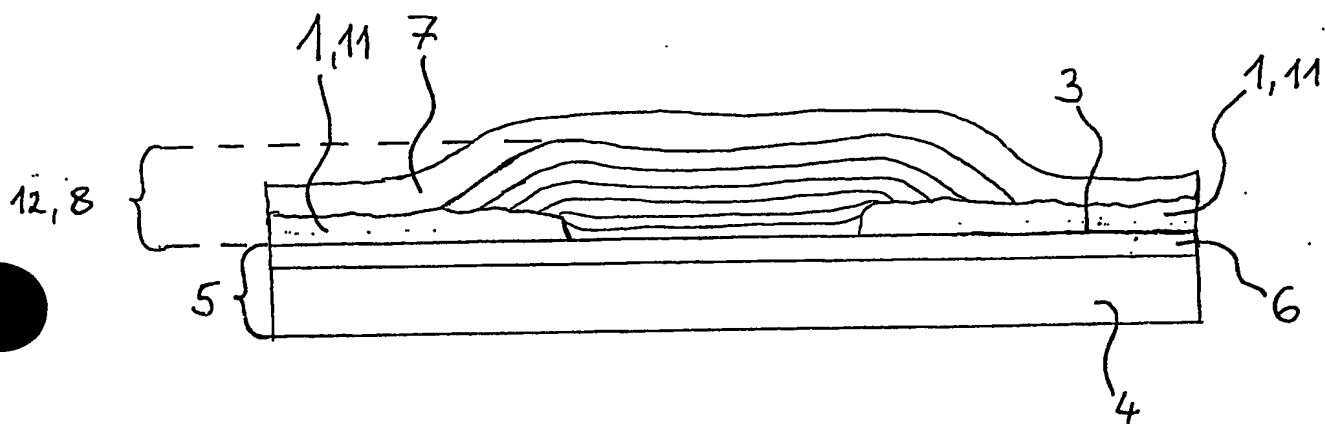


Fig 1a

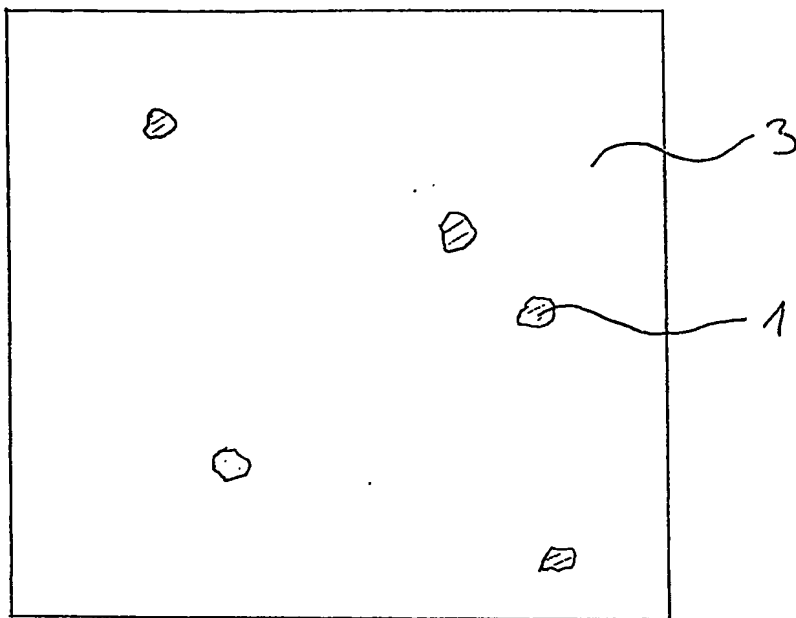
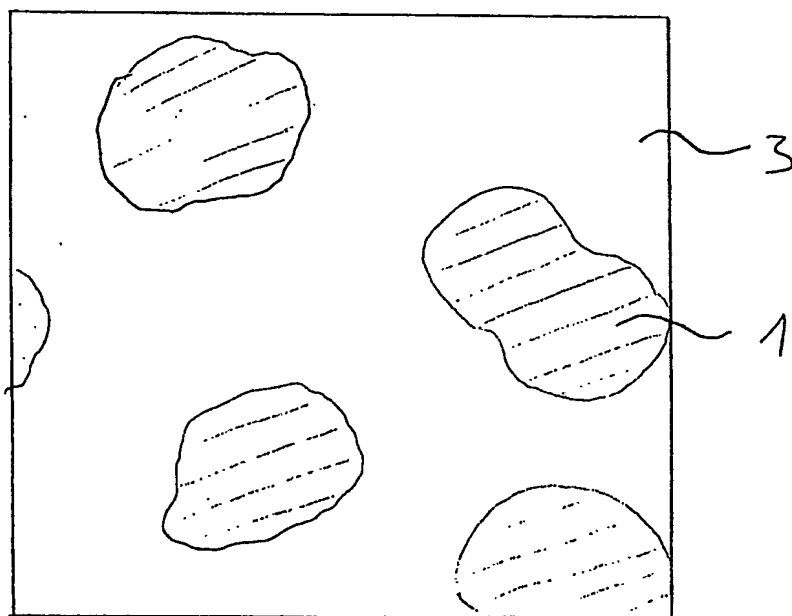


Fig 1b



213

Fig 1c

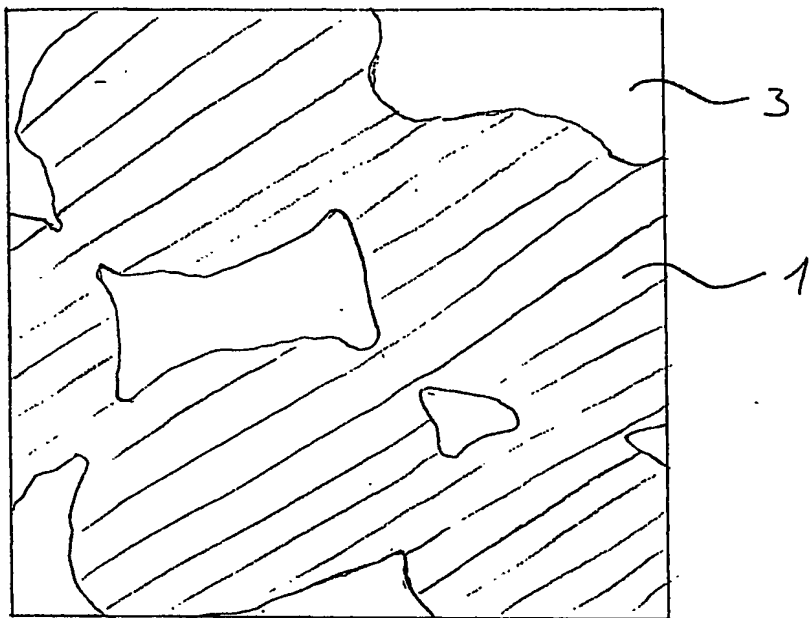


Fig 1d

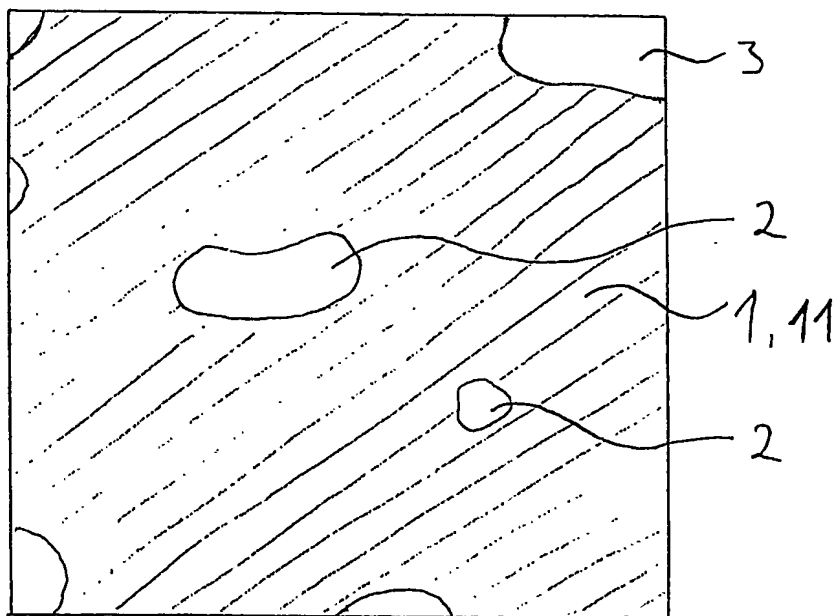


Fig 2

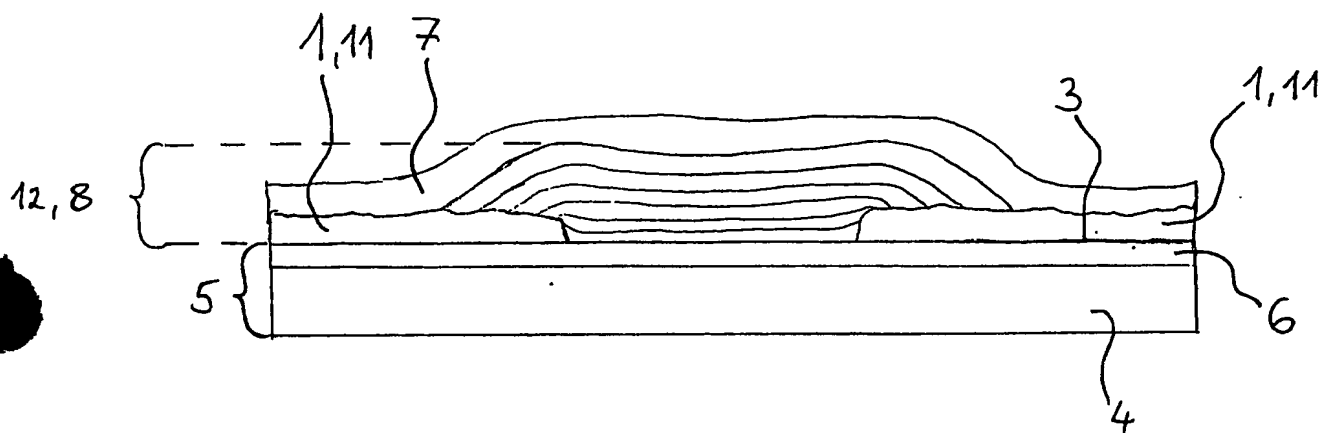


Fig 3

